This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

The United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, Washington, D.C. 20231 on

Date of Deposit

Guetavo Siller, Jr.
Name of Applicant, Assignee or
Registered Representative

Signature

PRECEIVED TOO

Our Case No. <u>10125-4017</u> Client Ref. No. FT US 99005

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

Hitoshi Seki and Jo Gyoo Chul

Serial No. 09/595,41/5

Filing Date: June 16, 2000

For: ETCHING REAGENT, AND METHOD FOR

MANUFACTURING ELECTRONIC DEVICE

SUBSTRATE AND ELECTRONIC DEVICE

Examiner To Be Assigned

Group Art Unit No. 1746

SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT

Commissioner for Patents Washington, D.C. 20231

Dear Sir:

Transmitted herewith are certified copies of priority documents for Japanese Patent Application No. 2000-001127, filed January 6, 2000 and Japanese Patent Application No. 11-173431, filed June 18, 1999 for the above-named U.S. application.

Respectfully submitted,

Gustayo Siller, Jr.

Registration No. 32,305

Attorney for Applicants

BRINKS HOFER GILSON & LIONE P.O. BOX 10395 CHICAGO, ILLINOIS 60610 (312) 321-4200



PATENT OFFICE

JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載 いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

1999年 6月18日

Application Number:

平成11年特許顯第173431号

出 人 Applicant (s):

株式会社フロンテック

2000年 6月 9日

特許庁長官 Commissioner, Patent Office

【書類名】 特許願

【整理番号】 J78629A1

【提出日】 平成11年 6月18日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/302

【発明の名称】 エッチング剤及びこれを用いた電子機器用基板の製造方

法と電子機器

【請求項の数】 9

【住所又は居所】 宮城県仙台市泉区明通三丁目31番地 株式会社フロン

テック内

【氏名】 関 斎

【特許出願人】

【識別番号】 395003523

【氏名又は名称】 株式会社フロンテック

【代理人】

【発明者】

【識別番号】 100064908

【弁理士】

【氏名又は名称】 志賀 正武

【選任した代理人】

【識別番号】 100108578

【弁理士】

【氏名又は名称】 高橋 韶男

【選任した代理人】

【識別番号】 100089037

【弁理士】

【氏名又は名称】 渡邊 隆

【選任した代理人】

【識別番号】 100101465

【弁理士】

【氏名又は名称】 青山 正和

【選任した代理人】

【識別番号】 100094400

【弁理士】

【氏名又は名称】 鈴木 三義

【選任した代理人】

【識別番号】

100106493

【弁理士】

【氏名又は名称】 松冨

【選任した代理人】

【識別番号】 100107836

【弁理士】

【氏名又は名称】 西 和哉

【選任した代理人】

【識別番号】 100108453

【弁理士】

【氏名又は名称】 村山 靖彦

【選任した代理人】

【識別番号】

100100077

【弁理士】

【氏名又は名称】 大場 充

【手数料の表示】

【予納台帳番号】

008707

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9722334

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エッチング剤及びこれを用いた電子機器用基板の製造方法と電子機器

【特許請求の範囲】

【請求項1】 ペルオキソー硫酸一水素カリウムを含有する水溶液からなることを特徴とする銅のエッチング剤。

【請求項2】 前記水溶液は酢酸を含有することを特徴とする請求項1記載の銅のエッチング剤。

【請求項3】 前記ペルオキソー硫酸一水素カリウムの濃度が0.08乃至2.0mo1/1であることを特徴とする請求項1記載の銅のエッチング剤。

【請求項4】 ペルオキソー硫酸一水素カリウムとフッ酸とを含有する水溶液からなることを特徴とするチタン膜と銅膜との積層膜のエッチング剤。

【請求項 5】 ペルオキソー硫酸一水素カリウムとリン酸と硝酸とを含有する水溶液からなることを特徴とするモリブデン膜と銅膜との積層膜のエッチング剤。

【請求項 6】 ペルオキソー硫酸一水素カリウムと塩酸とを含有する水溶液からなることを特徴とするクロム膜と銅膜との積層膜のエッチング剤。

【請求項7】 基体上に銅膜を成膜し、該銅膜の表面に所定パターンのマスクを形成し、請求項1記載のエッチング剤を用いて前記銅膜をエッチングして前記所定パターンの銅配線を形成することを特徴とする電子機器用基板の製造方法

【請求項8】 基体上にチタン膜又はチタン合金膜と銅膜とを順次成膜した 積層膜の表面に所定パターンのマスクを形成し、請求項4記載のエッチング剤を 用いて前記チタン膜又はチタン合金膜と銅膜との積層膜をエッチングして前記所 定パターンの積層配線を形成することを特徴とする電子機器用基板の製造方法。

【請求項9】 前記請求項7又は8記載の電子機器用基板の製造方法により 製造した基板を有することを特徴とする電子機器。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は低抵抗の銅を用いた配線を作製するためのエッチング剤およびこれを用いた電子機器用基板の製造方法と電子機器に関する。

[0002]

【従来の技術】

電子機器の一種として薄膜トランジスタ型液晶表示装置を挙げることができる

図9は、一般的な薄膜トランジスタ型液晶表示装置の薄膜トランジスタ部を示す概略図である。

この薄膜トランジスタ82は、基板83上にA1又はA1合金などの導電材料からなるゲート電極84が設けられ、このゲート電極84を覆うようにゲート絶縁膜85が設けられている。ゲート電極84上方のゲート絶縁膜85上にアモルファスシリコン(以下、a-Siと略記する)からなる半導体能動膜86が設けられ、リン等のn型不純物を含むアモルファスシリコン(以下、n⁺型a-Siと略記する)からなるオーミックコンタク ト層87を介して半導体能動膜86上からゲート絶縁膜85上にわたってA1又はA1合金などの導電材料からなるソース電極88およびドレイン電極89が設けられている。そして、これらソース電極88、ドレイン電極89、ゲート電極84等で構成される薄膜トランジスタ82を覆うパッシベーション膜90が設けられ、ドレイン電極89上のパッシベーション膜90にコンタクトホール91が設けられている。さらにこのコンタクトホール91を通じてドレイン電極89と電気的に接続されるインジウム酸化錫(以下、ITOと略記する)等の透明電極層からなる画素電極92が設けられている。

[0003]

また、図9左側の部分は表示領域外に位置するゲート配線端部のゲート端子パッド部93の断面構造を示している。基板83上のA1又はA1合金などのゲート配線材料からなる下部パッド層94上にゲート絶縁膜85およびパッシベーション膜90を貫通するコンタクトホール95が設けられ、このコンタクトホール95を通じて下部パッド層94と電気的に接続される透明電極層からなる上部パ

ッド層96が設けられている。尚、ソース配線端部においても類似の構造となっている。

[0004]

近年、液晶表示装置の高速化等に伴い、ゲート電極、ゲート配線、ソール電極、ドレイン電極、ソース配線、ドレイン配線などの電極や配線の抵抗による信号 伝達の遅延の問題が顕在化されており、このような問題を解決するために配線材料としてA1またはA1合金より低抵抗の銅の使用が検討されている。なお、ここでは、ゲート電極等の電極を構成する材料も配線材料という。

網配線は、A1またはA1合金から配線を構成する場合と同様に通常のスパッタ法によりCu膜を形成後、このCu膜の表面にフォトリソグラフィーにより所定のパターンのマスクパターンを形成した後、エッチング剤を用いて上記Cu膜にエッチングを施し、配線形成位置以外の場所のCu膜を除去することにより形成できる。

[0005]

【発明が解決しようとする課題】

ところで、Cuのエッチング剤としては、PAN系(リン酸-酢酸-硝酸系) エッチング剤、過硫酸アンモニウム、酢酸-過酸化水素水系のエッチング剤が知 られており、微細加工用エッチング剤として多用されている。

しかしながら図10のAに示すような基板83a上に成膜した配線形成用のCu膜の表面にマスクパターン84bを形成したものを、上記の過硫酸アンモニウムあるいはPAN系のエッチング剤に静止状態で浸漬し、エッチングを施すと、図10のBに示すようにマスクパターン84bの周辺のCu膜84aだけが異常に速くエッチングされてしまい、Cu膜84aの側面の中央部分のエッチング量が他の部分のエッチング量よりも増加し、図10のCに示すように得られる配線84cの線幅がマスクパターン84bの幅より狭くなってしまうというパターン細り現象が生じるという問題があった。

また、エッチング剤として酢酸ー過酸化水素水系や過硫酸アンモニウムを用いた場合、エッチングレートの経時変化が激しいため、Cu膜の浸漬時間のコントロールが難しく、所望の線幅のCu配線を得るのが困難であった。なお、酢酸ー

過酸化水素水系を用いる場合は、上記のようなパターン細り現象は生じない。

[0006]

本発明は、上記事情に鑑みてなされたもので、低抵抗のCu膜を配線材料として用いる場合に、静止による浸漬法という簡易なケミカルエッチング法でCu膜をエッチングでき、しかもエッチングレートの経時変化が少なく、Cu膜の側面のエッチング量(サイドエッチング量)にバラツキが生じることに起因するパターン細り現象が生じるのを防止できるエッチング剤を提供することにある。

[0007]

【課題を解決するための手段】

本発明は、ペルオキソー硫酸一水素カリウムを含有する水溶液からなることを 特徴とする銅のエッチング剤を上記課題の解決手段とした。

かかる構成のエッチング剤によれば、静止による浸漬法という簡易なケミカルエッチング法でCu膜をエッチングでき、しかもエッチングレートの経時変化がなく、Cu膜のサイドエッチング量が均一であるので、所望の線幅の銅配線を容易に得ることができる。

上記銅のエッチング剤は、酢酸を含有していてもよい。かかるエッチング剤に よれば、エッチングレートの経時変化がなく、Cu膜のサイドエッチング量を均 ーにできるうえ銅膜へのぬれ性も向上するので、微細な銅配線を形成する場合で も、寸法精度が優れた銅配線を形成できる。

[8000]

上記エッチング剤中のペルオキソー硫酸一水素カリウムの濃度は、0.08乃至2.0mo1/1であることが好ましく、より好ましくは0.1乃至1.0mo1/1である。ペルオキソー硫酸一水素カリウムの濃度が0.08mo1/1未満であると、マスクパターンの周辺の銅膜だけが異常に速くエッチングされてしまい、得られる銅配線の線幅がマスクパターンの幅より狭くなってしまう。ペルオキソー硫酸一水素カリウムの濃度が2.0mo1/1を超えると、エッチングレートが速くなり過ぎて、得られる銅配線の線幅のコントロールが困難になってしまう。

[0009]

本発明のチタン膜と銅膜との積層膜のエッチング剤は、ペルオキソー硫酸一水素カリウムとフッ酸とを含有する水溶液からなることを特徴とする。かかるエッチング剤によれば、積層膜を構成する銅膜のサイドエッチング量を均一とすることができるうえ、静止による浸漬法という簡易なケミカルエッチング法で上記積層膜を構成するチタン膜又はチタン合金膜と銅膜の両方を一括エッチングできる

本発明のモリブデン膜と銅膜との積層膜のエッチング剤は、ペルオキソー硫酸ー水素カリウムとリン酸と硝酸とを含有する水溶液からなることを特徴とする。かかるエッチング剤によれば、積層膜を構成する銅膜のサイドエッチング量を均一とすることができるうえ、静止による浸漬法という簡易なケミカルエッチング法で上記積層膜を構成するモリブデン膜又はモリブデン合金膜と銅膜の両方を一括エッチングできる。

本発明のクロム膜と銅膜との積層膜のエッチング剤は、ペルオキソー硫酸一水素カリウムと塩酸とを含有する水溶液からなることを特徴とする。かかるエッチング剤によれば、積層膜を構成する銅膜のサイドエッチング量を均一とすることができるうえ、静止による浸漬法という簡易なケミカルエッチング法で上記積層膜を構成するクロム膜又はクロム合金膜と銅膜の両方を一括エッチングできる。

[0010]

本発明の電子機器用基板の製造方法は、基体上に銅膜を成膜し、該銅膜の表面に所定パターンのマスクを形成し、上記のいずれかの構成の本発明の銅のエッチング剤を用いて上記銅膜をエッチングして上記所定パターンの銅配線を形成することを特徴とする。

かかる構成の電子機器用基板の製造方法によれば、静止による浸漬法という簡易なケミカルエッチング法でCu膜をエッチングでき、しかもエッチングレートの経時変化が少なく、Cu膜の側面のエッチング量(サイドエッチング量)が均一で、所望の線幅の銅配線を形成できるので、歩留まりが良好であり、製造工程が簡略で、製造効率を向上できる。従って、かかる構成の本発明の電子機器用基板の製造方法によれば、歩留まりの向上によるコストが低い電子機器用基板を得ることができる。

[0011]

本発明の電子機器用基板の製造方法は、基体上にチタン膜又はチタン合金膜と 銅膜とを順次成膜した積層膜の表面に所定パターンのマスクを形成し、上記の構成の本発明のチタン膜又はチタン合金膜と銅膜とのエッチング剤を用いて上記チタン膜と銅膜との積層膜をエッチングして上記所定パターンの積層配線を形成することを特徴とする。

かかる構成の電子機器用基板の製造方法によれば、上記積層膜を構成する銅膜のサイドエッチング量を均一とすることができるうえ、静止による浸漬法という簡易なケミカルエッチング法で上記積層膜を構成するチタン膜又はチタン合金膜と銅膜の両方を一括エッチングできるので、歩留まりが良好であり、製造工程を短縮できる。従って、かかる構成の本発明の電子機器機器用基板の製造方法によれば、歩留まりの向上と製造効率の向上によるコストが低い電子機器用基板を得ることができる。

[0012]

本発明の電子機器は、上記のいずれかの構成の電子機器用基板の製造方法により製造した基板を有することを特徴とする。

かかる構成の電子機器によれば、低抵抗配線として銅膜からなる銅配線あるいは銅膜を有する積層配線を用いた電子機器用基板が備えられているので、配線抵抗に起因する信号電圧低下や配線遅延が生じにくく、配線が長くなる大面積の表示や配線が細くなる高詳細な表示に最適な表示装置等を容易に実現できるという利点がある。

[0013]

【発明の実施の形態】

以下、図面により本発明について詳細に説明するが、本発明はこれらの実施形態例のみに限定されるものではない。

(第一実施形態)

図3は、本発明の電子機器用基板の製造方法を液晶表示装置に備えられる薄膜トランジスタ基板の製造方法(第一実施形態の薄膜トランジスタ基板の製造方法)に適用して製造された薄膜トランジスタ基板の例を示す部分断面図である。

符号aの部分は薄膜トランジスタ(TFT)部、bの部分はTFTマトリクス外側に位置するソース配線の端子部、cの部分はゲート配線の端子部を示している。なおこれら3つの部分は、この薄膜トランジスタ基板1が備えられる実際の液晶表示装置においては離れた箇所にあり、本来断面図を同時に示せるものではないが、図示の都合上、近接させて図示する。

[0014]

まず、薄膜トランジスタ部aの部分について説明する。

薄膜トランジスタ部aには、基板(基体)2上に膜厚500乃至1000かがストローム程度のTi膜又はTi合金膜3と膜厚1000乃至2000かがストローム程度のCu膜4からなるゲート電極5が設けられている。その上にゲート絶縁膜7が設けられ、このゲート絶縁膜7上にアモルファスシリコン(a-Si)からなる半導体膜8が設けられ、さらにこの半導体膜8上にn+型a-Si層9が設けられ、その上にソース電極12およびドレイン電極14が設けられている。ソース電極12、ドレイン電極14は、膜厚500乃至1000かがストローム程度のTi膜又はTi合金膜10と、膜厚1000乃至2000かがストローム程度のCu膜11と、膜厚500乃至1000かがストローム程度のCu膜11と、膜厚500乃至1000かがストローム程度のTi膜又はTi合金膜10からなるものである。

[0015]

そして、コンタクトホール18の内壁面および底面に沿って画素電極となるI TO層19が形成されている。このコンタクトホール18を通じてドレイン電極 14とITO層19(画素電極)が電気的に接続されている。

[0016]

次に、ソース配線の端子部 b に関しては、ゲート絶縁膜 7 上にTi膜又はTi

合金膜10とCu膜11とTi膜又はTi合金膜10とからなる下部パッド層16aが形成され、その上にはパッシベーション膜17が形成され、A1膜又はA1合金膜11の上側に設けられたTi膜又はTi合金膜10に達するコンタクトホール20が形成されている。

そして、コンタクトホール20の内壁面および底面に沿ってITOからなる上部パッド層21が形成されている。このコンタクトホール20を通じて下部パッド層16aと上部パッド層21が電気的に接続されている。

[0017]

次に、ゲート配線の端子部 c に関しては、基板 2 上にTi膜又はTi合金膜 3 と、Cu膜 4 からなる下部パッド層 1 6 b が形成され、その上にはゲート絶縁膜 7 が形成され、さらにこの上にパッシベーション膜 1 7 が形成され、Cu膜 4 に達するコンタクトホール 2 2 が形成されている。そして、コンタクトホール 2 2 の内壁面および底面に沿ってITOからなる上部パッド層 2 3 が形成されている。このコンタクトホール 2 2 を通じて下部パッド層 1 6 b と上部パッド層 2 3 が電気的に接続されている。

[0018]

次に、本発明の第一実施形態の薄膜トランジスタ基板の製造方法を図1乃至図 2を用いて説明する。

図1乃至図2中、符号 a の部分は薄膜トランジスタ(TFT)部、 b の部分は TFTマトリクス外側に位置するソース配線の端子部、 c の部分はゲート配線の 端子部を示している。

まず、図1のAに示すように基板2上の全体にわたってスパッタ法を用いてTi膜又はTi合金膜3と、Cu膜4とを順に成膜して積層膜を形成する。

ついで、薄膜トランジスタ部 a に関しては上記積層膜を構成するC u 膜 4 上にフォトリソグラフィーにより所定パターンのマスクパターン 2 7 を形成した後、ペルオキソー硫酸一水素カリウム (KHSO₅) とフッ酸とを含有する水溶液からなるエッチング剤を用いて上記積層膜に一括エッチングを施し、図 1 の B に示すような T i 膜又は T i 合金膜 3 と銅膜 4 とからなるゲート電極 5 を形成する。ここで用いたエッチング剤中のペルオキソー硫酸一水素カリウムの濃度は、 O.

08乃至2.0mo1/1であることが好ましい。また、上記エッチング剤中のペルオキソー硫酸一水素カリウムに対するフッ酸の濃度が0.05乃至2.0m o1/1の範囲内になるように調整されていることが、上記積層膜を構成する各金属膜を一回のエッチングにより略同一エッチングレートでエッチングできる点で好ましい。また、上記エッチング剤は、酢酸を含有していることが積層膜へのぬれ性を向上できる点で好ましく、上記エッチング剤中のペルオキソー硫酸一水素カリウムに対する酢酸の重量比が10乃至75wt%の範囲内になるように調整されていることが好ましい。

[0019]

一方、ゲート配線の端子部 c に関しては上記積層膜を構成する C u 膜 4 上にフォトリソグラフィーにより所定パターンのマスクパターン 2 8 を形成した後、先に用いたものと同様のエッチング剤を用いて上記積層膜に一括エッチングを施して、図1のBに示すようなTi膜又はTi合金膜3とC u 膜 4 とからなる下部パッド層16 b を形成する。

このようにすると、上記積層膜を構成するCu膜4のサイドエッチング量を均 ーとすることができるうえ、静止による浸漬法という簡易なケミカルエッチング 法で上記Ti膜又はTi合金膜3とCu膜4の両方を同時にエッチングできる。

[0020]

次に、基板2の上面全体にCVD法を用いてゲート絶縁膜7を形成する。ついで、薄膜トランジスタ部aに関しては、半導体層8、n 型a — S i 層9 を形成した後、図1 のC に示すようにT F T のチャネル部となるゲート電極5 の上方部分を残すように半導体層8、n $^{+}$ 型a — S i 層9 をエッチングする。

そして、薄膜トランジスタ部 a 及びソース配線の端子部 b に関しては、図1の Dに示すように、Ti膜又はTi合金膜10と、Cu膜11と、Ti膜又はTi 合金膜10を順に成膜して積層膜を形成する。

[0021]

次に、薄膜トランジスタ部aに関しては、TFTのチャネル部となるゲート電極5の上方の上記積層膜のTi膜又はTi合金膜10上にフォトリソグラフィーにより所定パターンのマスクパターン37を形成した後、先に用いたものと同様

のエッチング剤を用いて上記積層膜に一括エッチングを施して、図2のAに示すようなTi膜又はTi合金膜10とCu膜11とTi膜又はTi合金膜10とからなるソース電極12と、ドレイン電極14を形成する。

一方、ソース配線の端子部 b に関しては上記積層膜のT i 膜又はT i 合金膜 1 0 上にフォトリソグラフィーにより所定パターンのマスクパターン 3 8 を行った後、先の用いたものと同様のエッチング剤を用いて上記積層膜に一括エッチングを施して、図 2 の A に示すような T i 膜又は T i 合金膜 1 0 と C u 膜 1 1 と T i 膜又は T i 合金膜 1 0 とからなる下部パッド層 1 6 a を形成する。

このようにすると、上記積層膜を構成するCu膜10のサイドエッチング量を 均一とすることができるうえ、静止による浸漬法という簡易なケミカルエッチン グ法で上記Cu膜11とこれの上下のTi膜又はTi合金膜10を同時にエッチ ングできる。

その後、 n^+ 型a-Si層9を乾式法あるいは乾式法と湿式法との併用によりエッチングしてチャネル 24を形成する。

[0022]

次に、薄膜トランジスタ部 a、ソース配線の端子部 b 及びゲート配線の端子部 c に関しては、T i 膜又はT i 合金膜 3, 10上にパッシベーション膜 17を形成する。

ついで、薄膜トランジスタ部 a に関しては、図2のBに示すように、パッシベーション膜17を乾式法あるいは乾式法と湿式法との併用によりエッチングしてコンタクトホール18を形成した後、ITO層を全面に形成した後、パターニングすることにより、図3に示すように、コンタクトホール18の底面および内壁面、パッシベーション膜17の上面にかけてITO層19を形成する。

一方、ソース配線の端子部 b、ゲート配線の端子部 c についても同様でパッシベーション膜 1 7を乾式法あるいは乾式法と湿式法との併用によりエッチングしてコンタクトホール 2 0、 2 2を形成(ただし、ゲート配線端子部 c ではパッシベーション膜 1 7の他、さらにゲート絶縁膜 7 もエッチングしてコンタクトホール 2 2を形成する)した後、I T O 層を全面に形成した後、パターニングすることにより、図 3 に示すように、コンタクトホール 2 0、 2 2 の底面および内壁面

、パッシベーション膜17の上面にかけて上部パッド層21、23を形成する。 このような手順で、図3に示すような薄膜トランジスタ基板1を製造すること ができる。

[0023]

第一実施形態の薄膜トランジスタ基板の製造方法においては、Ti膜又はTi合金膜3とCu膜4とを順に成膜した積層膜や、Cu膜11の上下にTi膜又はTi合金膜10を成膜した積層膜をエッチングして所定パターンのゲート電極5、ソース電極12、ドレイン電極14、下部パッド層16a,16bを形成する際に、エッチング剤としてペルオキソー硫酸一水素カリウム(KHSO5)とフッ酸とを含有する水溶液からなるものを用いることにより、上記積層膜を構成する銅膜4、11のサイドエッチング量を均一とすることができるうえ、静止による浸漬法という簡易なケミカルエッチング法で上記積層膜を構成するTi膜又はTi合金膜3と銅膜4の両方を一括エッチングでき、また、上記積層膜が三層構造である場合は、Cu膜11とこれの上下のTi膜又はTi合金膜10を同時にエッチングできるので、歩留まりが良好であり、製造工程を短縮できる。従って、かかる構成の第一実施形態の薄膜トランジスタ基板の製造方法によれば、歩留まりの向上と製造効率の向上によるコストが低い薄膜トランジスタ基板を得ることができる。

[0024]

また、銅膜の下層にTi膜あるいはTi合金膜を設けた積層膜を用いるので、 上記積層膜の下側の隣接膜から元素が拡散してきても上記Ti膜あるいはTi合金膜により積層膜への元素の拡散が阻害されるので、隣接膜からの元素の拡散に 起因する配線抵抗の上昇を防止でき、例えば、上記基板2がガラス基板である場合に、上記ゲート電極5や下部パッド層16b形成用の銅膜4にガラス基板中の Siが入りこむことを防止できるので、上記銅膜4にSiが入り込むことに起因する配線抵抗の上昇を防止できる。

[0025]

また、銅膜11の上層にTi膜又はTi合金膜10を設けた積層膜を用いるので、空気中の水分や酸素に対する耐酸化性ならびにレジスト剥離液などに対する

耐食性を向上できるので、ソース電極12、ドレイン電極14、下部パッド層16 a が損傷を受けにくく、これら電極12,14や下部パッド層16 a が下地から剥離するのを防止できるうえ断線不良の発生を防止できる。さらにまた、上記Ti膜又はTi合金膜10により銅膜11のCu原子が隣接膜に拡散するのを阻害できるので、銅膜11からのCu原子の拡散に起因する絶縁耐圧不良も防止できるうえ、半導体能動膜の特性の劣化を防止できる。また、積層膜の上側の隣接膜から元素が拡散してきてもTi膜又はTi合金膜10により電極12,14や下部パッド層16 a への元素の拡散が阻害されるので、隣接膜からの元素の拡散に起因する配線抵抗の上昇を防止できる。

[0026]

なお、本発明の技術範囲は上記実施の形態に限定されるものではなく、例えば Cu膜、Ti膜又はTi合金膜、パッシベーション膜等の膜厚や、形状等につい て、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能であ る。

また、上記の実施の形態においては、ゲート電極5、下部パッド層16bをTi膜又はTi合金膜3とCu膜4との積層膜を一括エッチングして形成する場合について説明したが、Cu膜の上下にTi膜又はTi合金膜を形成した三層構造の積層膜を一括エッチングして形成してもよい。

また、ソース電極12、ドレイン電極14、下部パッド層16aをCu膜11 の上下にTi膜又はTi合金膜10を形成した三層構造の積層膜を一括エッチングして形成する場合について説明したが、Ti膜又はTi合金膜上にCu膜を成膜した二層構造の積層膜を一括エッチングして形成してもよい。

また、上記の実施の形態においては、上記積層膜のエッチング剤としてペルオキソー硫酸一水素カリウムとフッ酸とを含有する水溶液からなるものを用いる場合について説明したが、ペルオキソー硫酸一水素カリウムを含有する水溶液からなるエッチング剤を用いて上記積層膜をエッチングすると、Cu膜のみをエッチングする選択エッチングを施すことができ、その場合、Cu膜のエッチング前あるいはエッチング後にTi膜またはTi合金膜用のエッチング剤を用いてエッチング処理を施してもよい。

[0027]

(第二実施形態)

次に、本発明の第二実施形態の薄膜トランジスタ基板の製造方法を説明する。

第二実施形態の薄膜トランジスタ基板の製造方法が、上述の第一実施形態の薄膜トランジスタ基板の製造方法と異なるところは、ゲート電極5や下部パッド層16b形成用の積層膜としてMo膜又はMo合金膜とCu膜との積層膜を形成し、また、ソース電極12やドレイン電極14や下部パッド層16a形成用の積層膜としてCu膜の上下にMo膜又はMo合金膜を設けた積層膜を形成し、これら積層膜のエッチング剤としてペルオキソー硫酸一水素カリウムとリン酸と硝酸とを含有する水溶液からなるものを用いる点である。

また、上記エッチング剤中のペルオキソー硫酸一水素カリウムに対するリン酸の濃度が 0.8 乃至 8 m o 1 / 1 の範囲内、また、ペルオキソー硫酸一水素カリウムに対する硝酸の濃度が 0.1 乃至 1.0 m o 1 / 1 の範囲内になるように調整されていることが、上記積層膜を構成する各金属膜を一回のエッチングにより略同一エッチングレートでエッチングできる点で好ましい。

[0028]

第二実施形態の薄膜トランジスタ基板の製造方法においては、Mo膜又はMo合金膜とCu膜とを順に成膜した積層膜や、Cu膜の上下にMo膜又はMo合金膜を成膜した積層膜をエッチングして所定パターンのゲート電極5、ソース電極12、ドレイン電極14、下部パッド層16a,16bを形成する際に、エッチング剤としてペルオキソー硫酸一水素カリウムとリン酸と硝酸とを含有する水溶液からなるものを用いることにより、各積層膜を構成する銅膜のサイドエッチング量を均一とすることができるうえ、静止による浸漬法という簡易なケミカルエッチング法で上記積層膜を構成するMo膜又はMo合金膜と銅膜の両方を一括エッチングでき、また、上記積層膜が三層構造である場合は、Mo膜とこれの上下のMo膜又はMo合金膜を同時にエッチングできるので、歩留まりが良好であり、製造工程を短縮できる。

[0029]

(第三実施形態)

次に、本発明の第三実施形態の薄膜トランジスタ基板の製造方法を説明する。

第三実施形態の薄膜トランジスタ基板の製造方法が、上述の第一実施形態の薄膜トランジスタ基板の製造方法と異なるところは、ゲート電極5や下部パッド層16b形成用の積層膜としてCr膜又はCr合金膜とCu膜との積層膜を形成し、また、ソース電極12やドレイン電極14や下部パッド層16a形成用の積層膜としてCr膜又はCr合金膜とCu膜との積層膜を形成し、これら積層膜のエッチング剤としてペルオキソー硫酸一水素カリウムと塩酸とを含有する水溶液からなるものを用いる点である。

また、上記エッチング剤中のペルオキソー硫酸一水素カリウムに対する塩酸の 濃度が4乃至11mo1/1の範囲内になるように調整されていることが、上記 積層膜を構成する各金属膜を一回のエッチングにより略同一エッチングレートで エッチングできる点で好ましい。このエッチング剤は、上記積層膜をエッチング する際に、上記積層膜が形成された基板2を該エッチング剤中に浸漬すると、マスクパターンによってマスクされていない領域において上記積層膜を構成する Cu膜がペルオキソー硫酸一水素カリウムにより効果的にエッチングでき、また、上記Cu膜のCuと上記塩酸が反応し、それによって気泡を生じながらCu膜の下層のCr又はCr合金膜が効果的にエッチングできる。

[0030]

第三実施形態の薄膜トランジスタ基板の製造方法においては、Cr膜又はCr合金膜とCu膜とを順に成膜した積層膜をエッチングして所定パターンのゲート電極5、ソース電極12、ドレイン電極14、下部パッド層16a,16bを形成する際に、エッチング剤としてペルオキソー硫酸一水素カリウムと塩酸とを含有する水溶液からなるものを用いることにより、各積層膜を構成する銅膜のサイドエッチング量を均一とすることができるうえ、浸漬法という簡易なケミカルエッチング方法で上記積層膜を構成するCr膜又はCr合金膜と銅膜の両方を一括エッチングできるので、歩留まりが良好であり、製造工程を短縮できる。

なお、上記の第一乃至第三の実施形態では、Ti膜又はTi合金膜とCu膜との積層膜、Mo膜又はMo合金膜とCu膜との積層膜、Cr膜又はCr合金膜とCu膜との積層膜をエッチングする場合について説明したが、W膜又はW合金膜

とCu膜の積層膜、Ta膜又はTaN等のTa合金膜とCu膜との積層膜、TiN膜とCu膜との積層膜、TiOx膜とCu膜との積層膜などをエッチングする際に、エッチング剤としてペルオキソー硫酸一水素カリウムを含有する水溶液を用いれば、Cu膜を選択的にエッチングでき、また、Mo膜とCu膜との積層膜をエッチングする際に、エッチング剤としてペルオキソー硫酸一水素カリウムを含有する水溶液を用いれば、Mo膜のエッチングレートはCu膜のエッチングレートよりも小さいが、Mo膜とCu膜の両方をエッチングできる。

[0031]

(第四実施形態)

次に、本発明の第四実施形態の薄膜トランジスタ基板の製造方法を説明する。

図4は、本発明の第四実施形態の薄膜トランジスタ基板の製造方法により製造された薄膜トランジスタ基板の例を示す部分断面図である。この薄膜トランジスタ基板1 a が、図3に示した薄膜トランジスタ基板1 と異なるところは、ゲート電極5、下部パッド層16 b が C u 膜4 から構成されており、ソース電極12、ドレイン電極14、下部パッド層16 a も C u 膜11から構成されている点である。

第四実施形態の薄膜トランジスタ基板の製造方法が、上述の第一実施形態の薄膜トランジスタ基板の製造方法と異なるところは、ゲート電極5、下部パッド層16b形成用の膜としてCu膜4を形成し、ソース電極12、ドレイン電極14、下部パッド層16a形成用の膜としてCu膜11を形成し、これらCu膜4、11のエッチング剤としてペルオキソー硫酸一水素カリウムを含有する水溶液からなるものを用いる点である。

ここで用いるエッチング剤中のペルオキソー硫酸一水素カリウムの濃度は、 0 . 0 8 乃至 2 . 0 m o 1 / 1 であることが好ましい。また、上記エッチング剤は、酢酸を含有していることがC u 膜へのぬれ性を向上できる点で好ましく、上記エッチング剤中のペルオキソー硫酸一水素カリウムに対する酢酸の重量比が 1 0 乃至 7 5 w t %の範囲内になるように調整されていることが好ましい。

[0032]

第四実施形態の薄膜トランジスタ基板の製造方法においては、基板2上に成膜

したCu膜4、11をエッチングして所定パターンのゲート電極5、ソース電極12、ドレイン電極14、下部パッド層16a,16bを形成する際に、エッチング剤としてペルオキソー硫酸一水素カリウムを含有する水溶液からなるものを用いることにより、静止による浸漬法という簡易なケミカルエッチング法でCu膜4、11をエッチングでき、しかもエッチングレートの経時変化が少なく、Cu膜4、11の側面のサイドエッチング量が均一で、所望の線幅のゲート電極5、ソース電極12、ドレイン電極14、下部パッド層16a,16bを形成できるので、歩留まりが良好であり、製造工程が簡略で、製造効率を向上できる。従って、かかる構成の第四実施形態の薄膜トランジスタ基板の製造方法によれば、歩留まりの向上によるコストが低い薄膜トランジスタ基板を得ることができる。

[0033]

図5は、本発明の実施形態の薄膜トランジスタ基板の製造方法により製造され た薄膜トランジスタ基板が備えられた反射型液晶表示装置の一例を示す概略図で ある。

この反射型液晶表示装置(電子機器)は、液晶層 5 9 を挟んで対向する上側および下側のガラス基板 5 1、5 2 の上側ガラス基板 5 1 の内面側に上側透明電極層 5 5、上側配向膜 5 7 が上側ガラス基板 5 1 側から順に設けられ、下側ガラス基板 5 2 の内面側に下側透明電極層 5 6、下側配向膜 5 8 が下側ガラス基板 5 2 側から順に設けられている。

液晶層 5 9 は、上側と下側の配向膜 5 7、 5 8 間に配設されている。上側ガラス基板 5 1 の外面側には上側偏光板 6 0 が設けられ、下側ガラス基板 5 2 の外面側には下側偏光板 6 1 が設けられ、さらに下側偏光板 6 1 の外面側に反射板 6 2 が、反射膜 6 4 の凹凸面 6 5 を下側偏光板 6 1 側に向けて取り付けられている。反射板 6 2 は、例えば、表面にランダムな凹凸面が形成されたポリエステルフィルム 6 3 の凹凸面上に A 1 や銀などからなる金属反射膜 6 4 を蒸着等で成膜することにより形成されており、表面にランダムな凹凸面 6 5 を有しているものである。

[0034]

この反射型液晶表示装置においては、下側ガラス基板52が上記第一乃至第四

のいずれかの薄膜トランジスタ基板の製造方法に適用して製造された薄膜トランジスタ基板の基板2、下側透明電極層56がITO層(画素電極)19に相当する。

この反射型液晶表示装置によれば、低抵抗配線として銅配線を用いた薄膜トランジスタ基板1 a あるいは銅膜を有する積層配線を用いた薄膜トランジスタ基板1が備えられているので、配線抵抗に起因する信号電圧低下や配線遅延が生じにくく、配線が長くなる大面積の表示や配線が細くなる高詳細な表示に最適な表示装置を容易に実現できるという利点がある。

[0035]

【実施例】

以下、本発明を実施例により具体的に説明するが、本発明はこれらの実施例の みに限定されるものではない。

(実験例1)

エッチング剤として、オキソン(商品名:アルドリッチ社製、 $2KHSO_5$ ・ $KHSO_4$ ・ K_2SO_4 が含まれる水溶液)水溶液と、過硫酸アンモニウム [(NH_4) $_2S_2O_8$] 水溶液の2種類を用意し、各エッチング剤を用いてCu膜をエッチングしたときのCuエッチング速度のモル濃度依存性について以下のようにして調べた。

ガラス基板の表面に膜厚3000カングストロームのCu膜を形成した試験片を作製し、この試験片をモル濃度を変更したエッチング剤を用いてエッチングしたときのエッチング速度を測定した。その結果を図6に示す。

図6に示した結果からオキソンからなる実施例のエッチング剤を用いた場合のエッチングレートは、過硫酸アンモニウム水溶液からなる比較例のエッチング剤を用いる場合とほぼ同様のエッチングレートが得られていることから、実施例のエッチング剤はCu膜のエッチング剤として使用できることがわかる。

[0036]

(実験例2)

上記実験例1で用いたものと同様のオキソン水溶液からなる実施例のエッチング剤と、過硫酸アンモニウム水溶液からなる比較例のエッチング剤を用意し、各

エッチング剤を用いて上記試験片をエッチングしたときのCu膜の膜厚分布を調べた。ここでの試験片の表面には、所定のパターン(目標配線幅200μm)を有するマスクパターンを配置した。結果を図7に示す。図7中、横軸が基板上の膜厚測定位置(μm)、縦軸がデプスプロファイル(膜厚)である。図7中、鎖線は比較例のエッチング剤を用いた場合の結果、実線は実施例のエッチング剤を用いた場合の結果である。

図7に示した結果から比較例のエッチング剤を用いる場合、Cu配線以外のところにCu膜が残っており、マスクパターン周辺だけが異常に速くエッチングされ、エッチングが不完全であり、また、得られるCu配線の幅も160μm程度であり、目標配線幅より40μm程度も小さく、パターン細り現象が生じていることがわかる。これに対して実施例のエッチング剤を用いる場合、マスクパターン周辺が異常に速くエッチングされる現象がなく、Cu配線以外の部分にはCu膜がなく、また、得られるCu配線の幅もほぼ200μmであり、寸法精度が優れたCu配線が形成されていることがわかる。

[0037]

(実験例3)

0.05mol/1のオキソン水溶液(KHSO5は0.1mol/1)からなる実施例のエッチング剤と、0.05mol/1過硫酸アンモニウム水溶液からなる比較例のエッチング剤を用意し、各エッチング剤を用いて上記試験片をエッチングしたときのエッチングレートの経時変化を調べた。結果を図8に示す。 図8に示した結果から比較例のエッチング剤を用いる場合、初日から4日あたりまでのエッチングレートの経時変化が激しく、4日以上では経時変化が小さくなっていることがわかる。これに対して実施例のエッチング剤は、初日から17日あたりまでエッチングレートが変化せず、17日以上でも経時変化が小さいことがわかる。

従って実験例1乃至3から、Cu膜のエッチング剤として、オキソンのようにペルオキソー硫酸一水素カリウム(KHSO₅)を含むようなエッチング剤を用いると、エッチングレートの経時変化がなく、Cu膜のサイドエッチング量を均一とすることができるので、所望の線幅の銅配線を容易に得ることができること

がわかる。

[0038]

(実験例4)

厚さ500オングストロームの各種の下地膜(Cr膜、Ti膜、Mo膜、W膜、TiNi膜)上に1000オングストロームのCu膜を形成した積層膜を形成したガラス基板を0.05Mオキソン水溶液からなる実施例のエッチング剤(KHSO5は0.1mo1/1)に0.5時間浸漬したときの下地金属膜のエッチング選択性について調べた。その結果を表1に示す。

[0039]

【表1】

評価項目	エッチング選択性				
Cuの下地膜 エッチング剤	Cr	Ti.	Мо	W	TiN
0.05M オキソン水溶液 (KHSO ₅ 0.1M)	×	×	Δ	×	×

X ・・・エッチングされない

[0040]

表1に示した結果からエッチング剤として0.05Mオキソン水溶液を用いる場合、Cr膜とCu膜との積層膜のCr膜、Ti膜とCu膜との積層膜のTi膜、W膜とCu膜との積層膜のW膜、TiN膜とCu膜との積層膜のTiN膜のいずれもエッチングされていないことがわかる。また、Mo膜とCu膜との積層膜の場合、Mo膜が80オングストローム/分でエッチングされることが分かった。なお、3000オングストロームのCu膜を用いた時、いずれの積層膜もCu膜は、1600オングストローム/分でエッチングされた。

[0041]

【発明の効果】

以上詳細に説明した通り本発明の銅のエッチング剤は、ペルオキソー硫酸一水素カリウムを含有する水溶液からなるものであるので、静止による浸漬法という簡易なケミカルエッチング法でCu膜をエッチングでき、しかもエッチングレートの経時変化がなく、Cu膜のサイドエッチング量が均一であるので、所望の線幅の銅配線を容易に得ることができる。

【図面の簡単な説明】

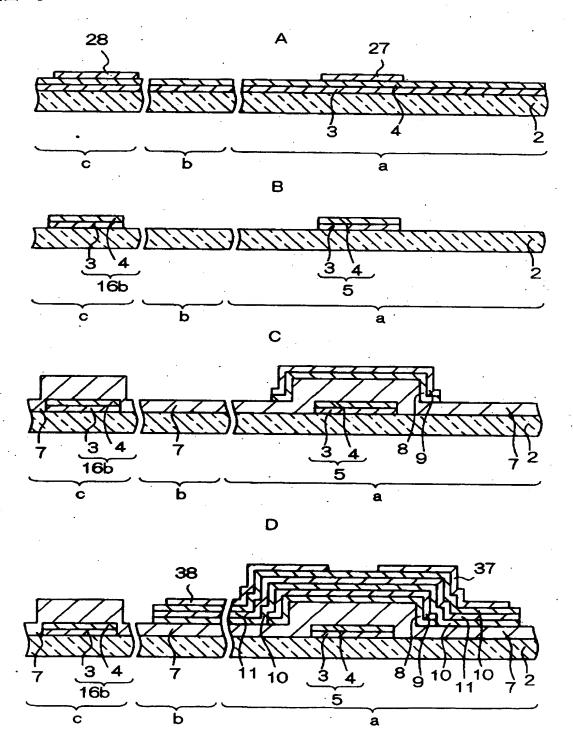
- 【図1】 本発明の電子機器用基板の製造方法の第一実施形態の薄膜トランジスタ基板の製造方法を工程順に示した概略図である。
- 【図2】 本発明の電子機器用基板の製造方法の第一実施形態の薄膜トランジスタ基板の製造方法を工程順に示した概略図である。
- 【図3】 本発明の第一実施形態の電子機器用基板の製造方法により得られた薄膜トランジスタ基板の部分断面図である。
- 【図4】 本発明の第四実施形態の薄膜トランジスタ基板の製造方法により 製造された薄膜トランジスタ基板の部分断面図である。
- 【図5】 本発明の第一乃至第四のいずれかの実施形態の薄膜トランジスタ 基板により製造された薄膜トランジスタ基板を有する反射型液晶表示装置の一例 を示す概略図である。
- 【図6】 実施例と比較例のエッチング剤を用いてCu膜をエッチングしたときのCuエッチング速度のモル濃度依存性を示す図である。
- 【図7】 実施例と比較例のエッチング剤を用いてCu膜をエッチングしたときのCu膜の膜厚分布を示す図である。
- 【図8】 実施例と比較例のエッチング剤を用いてCu膜をエッチングしたときのエッチングレートの経時変化を示す図である。
- 【図9】 一般的な薄膜トランジスタ型液晶表示装置の薄膜トランジスタ部分を示す概略図である。
- 【図10】 従来の電子機器用基板の製造方法を工程順に示した概略図である。

【符号の説明】

1、1 a・・・薄膜トランジスタ基板(電子機器用基板)、2・・・基板(基体)、3 ・・・・Ti膜又はTi合金膜、4・・・Cu膜、5・・・ゲート電極(積層配線)、10・・・Ti膜又はTi合金膜、11・・・Cu膜、12・・・ソース電極 (積層配線)、14・・・ドレイン電極(積層配線)、16 a、16 b・・・下部パッド層(積層配線)、27,28・・・マスクパターン(マスク)、37,38・・・マスクパターン(マスク)、52・・・ガラス基板。

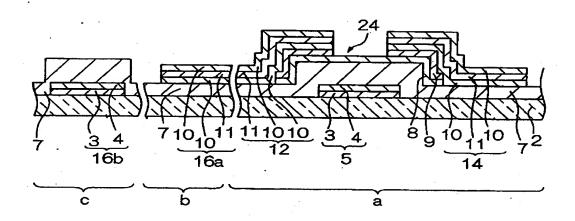
【書類名】 図面

【図1】



【図2】

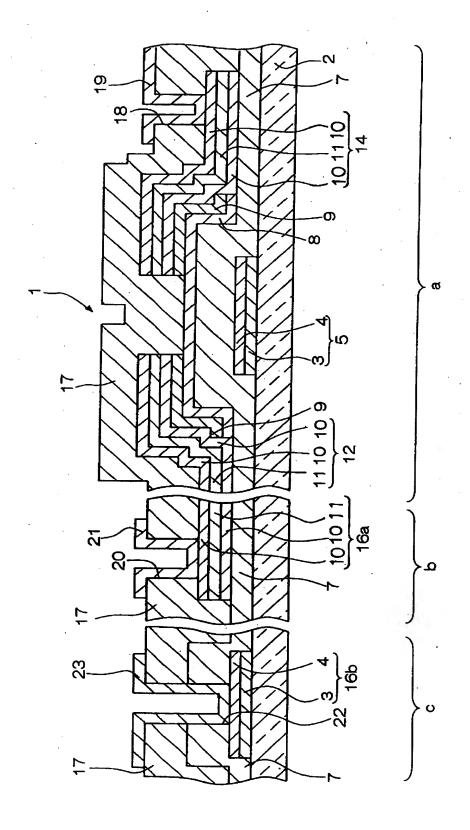
Α



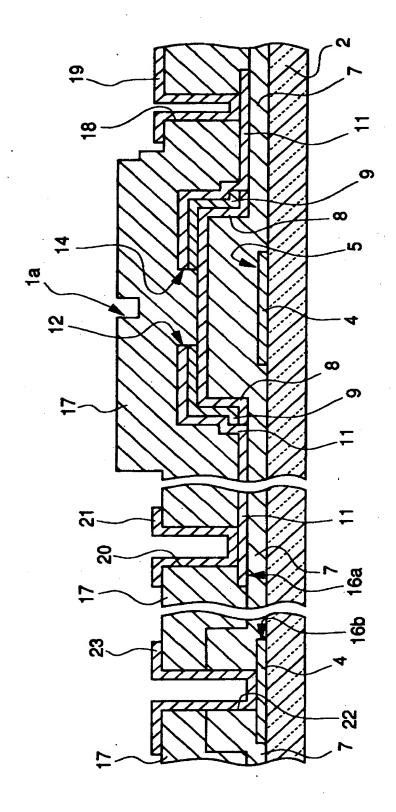
17 17 22 17 20 18 18 18 19 10 10 11 11 10 10 3 4 8 9 10 10 72 16b 16a 12 5 14

ă

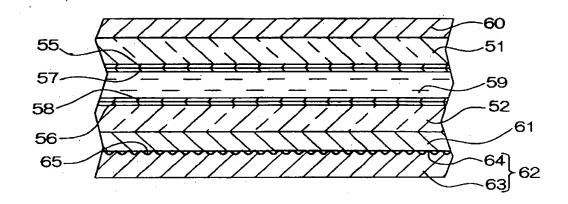
【図3】



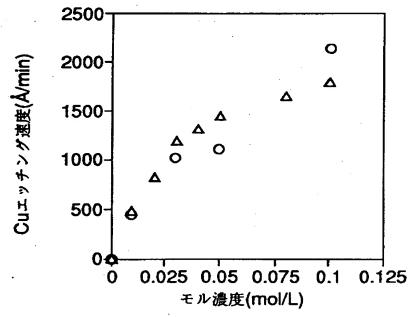
【図4】



【図5】



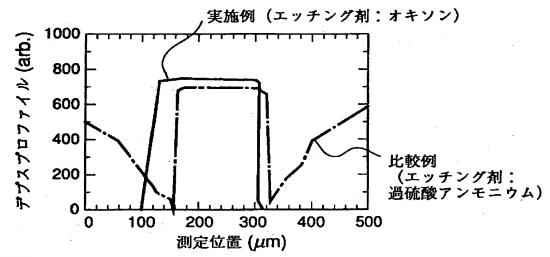
【図6】



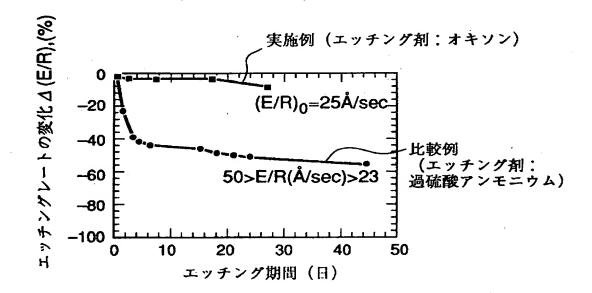
△ 実施例(エッチング剤:オキソン)

O 比較例(エッチング剤:過硫酸アンモニウム)

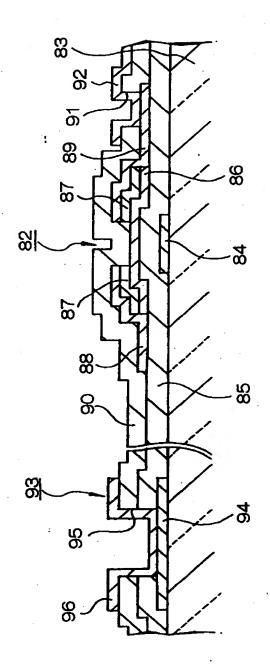
【図7】



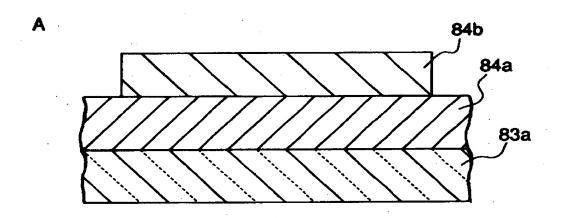
【図8】

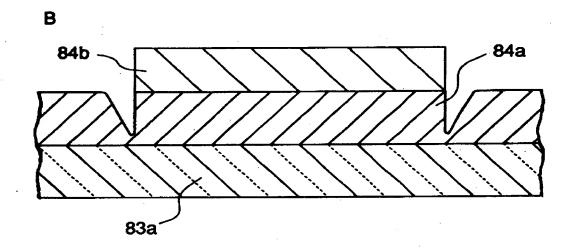


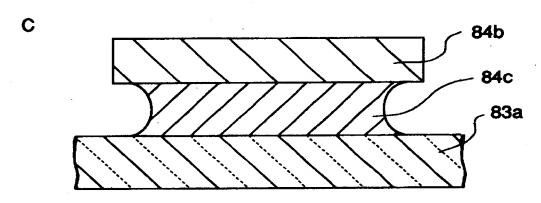
【図9】



【図10】







【書類名】

要約書

【要約】

【課題】 低抵抗のCu膜を配線材料として用いる場合に、静止による浸漬法という簡易なケミカルエッチング法でCu膜をエッチングでき、しかもエッチングレートの経時変化が少なく、Cu膜のサイドエッチング量のバラツキに起因するパターン細り現象が生じるのを防止できるエッチング剤の提供。

【解決手段】 ペルオキソー硫酸一水素カリウムとフッ酸を含有する水溶液からなるエッチング剤。基体2上にTi膜又はTi合金3とCu膜4とを順次成膜した積層膜の表面に所定パターンのマスク27、28を形成し、上記の構成のエッチング剤を用いて上記積層膜をエッチングして上記所定パターンのゲート電極5(積層配線)、下部パッド層(積層配線)16bを形成する薄膜トランジスタ基板の製造方法。

【選択図】

図 1

認定・付加情報

特許出願の番号 平成11年 特許願 第173431号

受付番号 59900586969

書類名特許願

担当官 第五担当上席 0094

作成日 平成11年 6月22日

<認定情報・付加情報>

【特許出願人】

【識別番号】 395003523

【住所又は居所】 宮城県仙台市泉区明通三丁目31番地

【氏名又は名称】 株式会社フロンテック

【代理人】 申請人

【識別番号】 100064908

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

【氏名又は名称】 志賀 正武

【選任した代理人】

【識別番号】 100108578

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

【氏名又は名称】 高橋 韶男

【選任した代理人】

【識別番号】 100089037

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

【氏名又は名称】 渡邊 隆

【選任した代理人】

【識別番号】 100101465

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

【氏名又は名称】 青山 正和

【選任した代理人】

【識別番号】 100094400

【住所又は居所】 東京都新宿区髙田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

次頁有

認定・付加情報(続き)

【氏名又は名称】

鈴木 三義

【選任した代理人】

【識別番号】

100106493

【住所又は居所】

東京都新宿区高田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

【氏名又は名称】

松富 豊

【選任した代理人】

【識別番号】

100107836

【住所又は居所】

東京都新宿区高田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

【氏名又は名称】

西 和哉

【選任した代理人】

【識別番号】

100108453

【住所又は居所】

東京都新宿区高田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

【氏名又は名称】

村山 靖彦

【選任した代理人】

【識別番号】

100100077

【住所又は居所】

東京都新宿区高田馬場3丁目23番3号 ORビ

ル 志賀国際特許事務所

【氏名又は名称】

大場 充

出願人履歴情報

識別番号

[395003523]

1. 変更年月日

1995年 2月16日

[変更理由]

新規登録

住 所

宫城県仙台市泉区明通三丁目31番地

氏 名

株式会社フロンテック